



ANÁLISE DA CONFIABILIDADE DE ARQUITETURAS DE INTERCONEXÃO PARA SISTEMAS INTEGRADOS ESPACIAIS

Gustavo da Silva Mafra, Thiago Haas Rausch, Douglas Rossi de Melo.

Engenharias e Ciências Agrárias, Exatas e da Terra
Ciência da Computação - Sistemas de Computação

Com o aumento crescente no uso de computação embarcada e do número de núcleos nos sistemas integrados, arquiteturas de comunicações mais robustas que o barramento se tornaram necessárias. Uma solução proposta pela academia e pela indústria é a utilização de Redes-em-Chip que, ao fazer uso de roteadores integrados, torna os sistemas mais escaláveis com o aumento de núcleos. O aumento de núcleos também é observado em sistemas para uso em ambientes críticos, como em aplicações espaciais. Contudo, arquiteturas voltadas a essas aplicações sofrem com problemas de radiação e temperaturas extremas do meio. Devido à flexibilidade e disponibilidade dos elementos lógicos, os dispositivos lógicos programáveis são uma solução atrativa para o desenvolvimento de sistemas embarcados para aplicações espaciais. No entanto, esses dispositivos são sensíveis à radiação, necessitando de técnicas de tolerância a falhas para seu uso eficaz no espaço. Dessa forma, para que um sistema integrado seja utilizado em ambientes críticos, é necessária a verificação em nível físico, visto que, ao ser exposto a um ambiente hostil, o circuito tende a sofrer com a propagação de erros. Um fenômeno externo, como a incidência de partículas no circuito, pode gerar uma falha no sistema. Essa falha, caso não seja mascarada de alguma forma, pode manifestar um erro e erros podem resultar em defeitos no sistema. Levando em consideração as características necessárias para a validação de um sistema embarcado voltado para aplicações espaciais, este trabalho buscou avaliar a confiabilidade de uma Rede-em-Chip por meio de teste em prototipação física. A solução emprega geradores e medidores de tráfego para verificar o funcionamento correto da rede mediante diferentes padrões de tráfego. Assim, torna-se possível certificar que o comportamento da rede em um dispositivo físico corresponde ao mesmo apresentado em um modelo de simulação. O protótipo da rede teve como alvo o dispositivo FPGA Xilinx Zynq-7000, presente no kit de desenvolvimento ZedBoard. A inserção e observação de erros foram realizadas por meio de componentes de entrada e saída (chaves e leds), que indicam o roteador onde um erro se propagou. Diferentes padrões de tráfego foram validados em uma rede 4x4, integrando 16 roteadores com geradores, medidores e outros periféricos para observação.

Palavras-chave: Sistemas Embarcados; Redes-em-Chip; Tolerância a Falhas.

Programa UNIEDU – Bolsa de Pesquisa Art. 170 e Art. 171 / Governo de Santa Catarina / UNIVALI